この特許は固体撮像装置の撮像素子（CCDやMOS Imagerなど）の受光構造に関するもの。
（電荷転送部にはCCDやMOSやBBDなどがあるが、すべてに適用される。）

萩原さん
[illegible]
179914

2,000円 2,000円
(4,000円)

⑲ 日本国特許庁

公開特許公報

特　許　願（1）

昭和50年11月10日

特許庁長官　斎藤英雄殿

1. 発明の名称　固体撮像装置（コタイサツゾウソウチ）
2. 発明者
   住所　神奈川県横浜市保土ケ谷区狩場町303の159 狩場台アパート402号室
   氏名　萩原良昭
3. 特許出願人
   東京都品川区北品川6丁目7番35号
   (218) ソニー株式会社
   代表者　盛田昭夫
4. 代理人　〒160
   住所　東京都新宿区西新宿1丁目8番1号（新宿ビル）
   TEL東京 (03) 343—5821（代表）
   氏名 (3388) 弁理士　伊藤　貞
5. 添付書類の目録
   (1) 明細書　1通
   (2) 図面　1通
   (3) 願書副本　1通
   (4) 委任状　1通

方式審査　50 134985

⑪特開昭 52-58414
⑬公開日 昭52.(1977) 5. 13
㉑特願昭 50-134985
㉒出願日 昭50.(1975) 11. 10
審査請求　未請求　（全4頁）
庁内整理番号
6940 59
6655 57

㊼日本分類	㊿Int.Cl².	識別記号
97(5)D1 99(5)J42	H04N 5/30 H01L 31/00	

HAD Sensor（[illegible]）
（Hole Accumulated Diode）の
基本特許です。（出願1975年11月）

明　細　書

1. 発明の名称　固体撮像装置

2. 特許請求の範囲

半導体基体に、第1導電型の第1半導体領域と、之の上に形成された第2導電型の第2半導体領域とが形成されて光感知部と之よりの電荷を転送する電荷転送部とが上記半導体基体の主面に沿う如く配置されて成る固体撮像装置に於いて、上記光感知部の上記第2半導体領域に整流性接合が形成され、該接合をエミッタ接合とし、上記第1及び第2半導体領域間の接合をコレクタ接合とするトランジスタを形成し、該トランジスタのベースとなる上記第2半導体領域に光学像に応じた電荷を蓄積し、ここに蓄積された電荷を上記転送部に移行させて、その転送を行うようにしたことを特徴とする固体撮像装置。

3. 発明の詳細な説明

本発明は電荷転送素子（CCD）、特に埋込みチャンネル型CCDを用いた固体撮像装置に係わる。

CCDを用いた固体撮像装置としてはフレームトランスファ方式によるもの、或いはインターライントランスファ方式によるものが提案されている。

インターライントランスファ方式による固体撮像装置は、第1図に示すように、夫々絵素となる光感知部（センサー部）(1)が行（水平）及び列（垂直）方向に夫々複数個配列され、共通の列上の光感知部(1)に関し、共通の垂直シフトレジスタ(2)が設けられている。この垂直シフトレジスタ(2)はCCDよりなり、その電荷転送部が、対応する列上の光感知部(1)に夫々隣合つて設けられる。又、各シフトレジスタ(2)の一端（第1図に於いて下端）には水平シフトレジスタ(3)が設けられ、撮像光学像に応じて各光感知部(1)に生じた電荷を、例えばテレビジョン映像に於いては、その帰線消去期間に於いて垂直シフトレジスタ(2)の各転送部に転送し、このシフトレジスタ(2)によつてこの電荷を垂直方向に順次シフトして水平シフトレジスタ(3)に転送し、更にこの水平シフトレジスタによつて各行の絵素に関

固体撮像装置にはCCDとMOS Imagerの2つが含まれ、他にもBBDなどもあり、
特許範囲に含む。説明文はCCDを例にしている。

する電荷を水平方向にシフトして出力端子tよりこの電荷に応じた撮像信号を得るようになされている。

このような構成による固体撮像装置の光感知部(1)とこれに隣合う垂直シフトレジスタ(2)の転送部の構造を第2図及び第3図に示す。この例に於いては埋込みチャンネル型CCD構成とした場合で、この場合、半導体基体(4)に、第1の導電型例えばP型半導体領域(5)と、これの上に基体(4)の一主面（4a）に臨んで第2の導電型例えばN型の半導体領域(6)とが設けられ、主面（4a）に沿つて光感知部(1)とこれに隣合つてシフトレジスタ(2)の各転送部(7)が設けられてなる。(8)は領域(5)と同導電型のチャンネルストッパー領域で、各感知部(1)間、及び各シフトレジスタ(2)間を互に分離するものであり、(9)は領域(6)と同導電型を有するもこれより低い不純物濃度を有し、光感知部(1)とこれに隣合うシフトレジスタ(2)との間に設けられて両者間に電位障壁を形成する為の領域である。

光感知部(1)及び転送部(7)上の、主面（4a）上に

は例えばSiO_2より成る絶縁膜(10)が被着される。そして、これの上に各シフトレジスタ(2)に対し、その共通の行上の転送部に関して共通に転送電極(11)が延長被着され、この電極(11)上には同様に例えばSiO_2より成る絶縁膜(12)が被着され、これの上に跨いで特に光感知部(1)上を含んでいわゆるセンサー電極(13)が被着される。この電極(13)は光透過性を有するネサ、或いは不純物が高濃度をもつてドープされて導電性が付与された多結晶シリコン層より構成される。

このような構成による固体撮像装置の光感知部(1)に対する光は少なくとも電極(13)とこれの下の絶縁膜(10)を通じて与えるので、特に短波長側における感度が低くなる欠点がある。

本発明は上述した欠点を改善した固体撮像装置を提供せんとするものである。

第4図及び第5図を参照して本発明を説明する。之等第4図、第5図に於いて、第2図及び第3図と対応する部分には同一符号を付して重複説明を省略する。

本発明に於いては、光感知部(1)上の少なくとも受光領域上の絶縁膜(10)及び(12)を除去し、窓(14)を形成すると共に、光感知部(1)の半導体領域(6)上に主面（4a）に臨んで整流性接合Jeを形成する。この接合Jeは例えば第4図に示す如く領域(6)と異なる導電型即ちP型の不純物がドープされた多結晶シリコン層より成る領域(15)を窓(14)を通じて光感知部(1)の半導体層(6)上に被着生成させてPN接合を形成するようになすこともできるし、或いは第5図に示す如く光感知部(1)の半導体領域(6)上に選択的に領域(6)と異なる導電型の不純物を例えばイオン注入法或いは拡散法によつてドープし、P型の領域(15)を形成して接合Jeを形成するようになすこともできる。第5図に於いて(16)は領域(15)の一部にオーミックに被着した電極即ちセンサー電極で、第4図の例では領域(15)自体をいわばセンサー電極とした場合である。

斯くして光感知部(1)に、接合Jeをエミッタ接合とし、半導体領域(5)及び(6)間に形成されるPN接合Jcをコレクタ接合とするトランジスタ、即

ち領域(15)、(6)及び(5)を夫々エミッタ、ベース及びコレクタの各領域とするPNPトランジスタを構成する。

このような構成に於いて、半導体領域(5)即ちシフトレジスタ(2)の基体領域となり前述のトランジスタのコレクタ領域となる領域(5)の端子Cに正の固定電位、即ち例えば接地電位を与える。一方、受光期間即ちシフトレジスタ(2)に於ける転送期間中にエミッタ領域(15)即ちセンサー電極(16)の端子Sには、接合Jeに逆バイアスを与える所定の負の電位ϕ_Gを与える。

斯くすると第6図Aに示すPNPトランジスタの断面に於ける電位分布は、第6図Bに示す如くなり、撮像光学像による光照射によつて生じたキャリア即ちホール及び電子のうちホールe^+は端子C側に流れて消滅するが、電子e^-はベース領域(6)に蓄積される。この場合、或る量以上の電荷e^-が蓄積されると接合Jeが順バイアスとなり、この或る量以上の電荷即ち電子はエミッタ側にオーバーフローする。

そして、この光感知部(1)のベース領域(6)に蓄積された電荷を例えば帰線消去期間に於いてシフトレジスタ(2)の転送部(7)に転送する。この転送は、通常の如くセンサー電極(16)に対し転送電極(11)に所要の負の電位を与えることによつて転送部(7)にポテンシャル井戸を形成してその転送を行う。その後はこのシフトレジスタ(2)に於いて第1図に説明したように各転送部(7)の電荷を垂直方向に順次シフトさせる。このシフトは通常の如く転送電極(11)にクロック電圧を与えて行う。そしてこの間、即ち転送期間中に前述したと同様に撮像光学像による受光をなす。

上述の本発明装置によれば、その光感知部(1)を構成するトランジスタのエミッタ領域(15)に於いて直接的に受光がなされるようになしたので、冒頭に述べたようにセンサー電極を構成する多結晶シリコンを通じて更にその下の絶縁膜を介して受光をなす場合の感度に比し特に短波長側の感度の向上を図ることができるものである。

更に本発明装置によれば、或る以上に生じた電荷をオーバーフローし得るものであるから従来のもののようにオーバーフロードレインを特設する必要がなく、更にセンサー電極に与える電位によつてオーバーフローの生じ始める電荷量を調整設定できる利益もある。

尚、接合Jeとしては種々の構成をとり得、ヘテロ接合、ショットキー障壁による構成をとることもできる。又、各部の導電型を図示とは逆導電型とするなど種々の変更をなし得ることは明らかであろう。

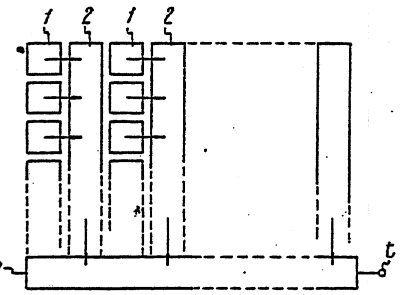
図面の簡単な説明

第1図は本発明の説明に供する固体撮像装置の構成図、第2図はその要部の拡大平面図、第3図はそのA－A線上断面図、第4図は本発明装置の一例の要部の拡大断面図、第5図は本発明装置の他の例の要部の拡大断面図、第6図は本発明装置の動作の説明図である。

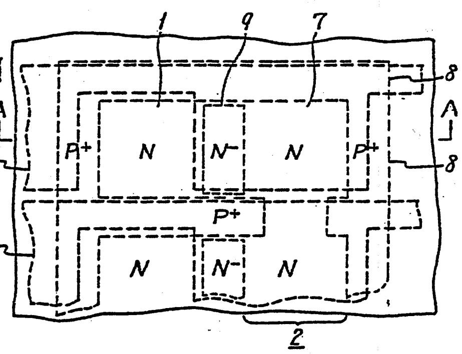
(4)は半導体基体、(1)は光感知部、(2)はシフトレジスタ、(5)及び(6)は半導体領域、(8)はチヤンネルストッパー領域、(9)は障壁領域、(15)はエミッタ領域、(16)はセンサー電極、Je及びJcは接合である。

特許出願人 ソニー株式会社
代理人 伊藤 貞

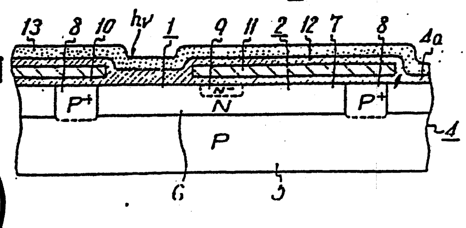
第1図



第2図



第3図

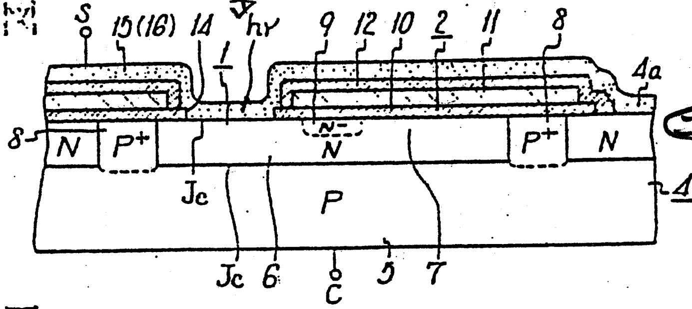


（従来構造）
（短波長光が受光部を直過しにくい）

〈単純にセンサー構造として pnp 接合 (pnp transistor) 構造を使う特許〉

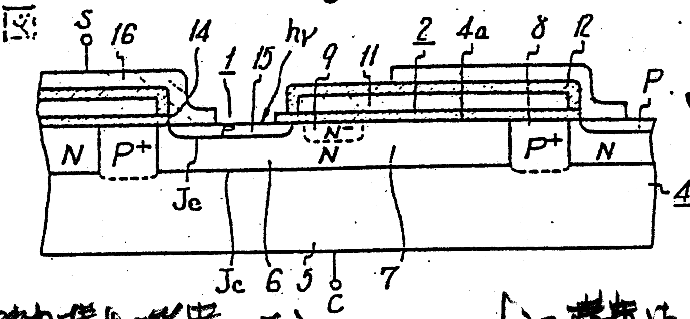
(ショトキーバリア接合)

第４図



(本特許の実施例(1)
透明電極を使い、
ショトキーバリア接合とする。)

第５図



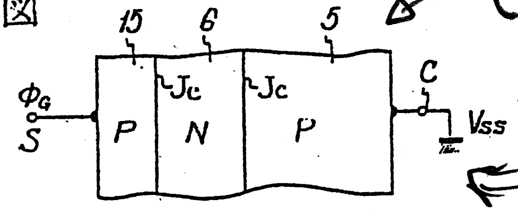
本特許の実施例(2)
受光部Topをpとして、
holeを蓄積して、
pnp構造として、
光が直接画素蓄積される。

〈本特許の受光部構造の提案です。〉

(この構造はCCDだけでなくMOS Imagerの受光構造として適用が可能です。)

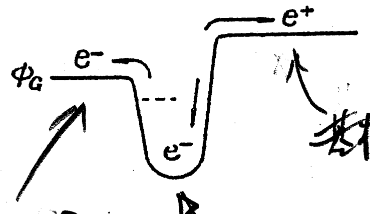
第６図

A



本特許の実施例の1つ...
pnp構造 (pnp transisto)
で emitter/base (pn) 接合も
base/collector (np) 接合も
受光時逆BIASされて動作する。

B



基板側にe+(ホール)が逃げる。

(Overflow
電荷(電子)が
p-typeの
Emitter領域
に吸われていく。)

(baseの受光部の蓄積電荷(電子)がない時は
baseの電位profileに曲率があり、
flatでなく、base領域が完全空乏化
している。これは pnp 接合 (pnp
transistor) の dynamic 動作の提案である。)